

## Minimizarea funcțiilor logice

În practica designului circuitelor integrate digitale, două dintre cele mai importante aspecte le reprezintă costul circuitului și fiabilitatea acestuia. De aceea, etapa de proiectare este aceea în care se va lua decizia în legătură cu forma finală a funcției logice care va fi implementată.



Prin **minimizare** se înțelege trecerea de la o formă canonică la o formă elementară de exprimare a funcției, prin eliminarea unor variabile de intrare din termenii funcției.



**Scopul minimizării** constă în obținerea unei expresii a cărei implementare va costa mai puțin sau care va opera mai rapid decât prin implementarea expresiei inițiale.

Una dintre cele mai răspândite metode de minimizare este aceea utilizând **diagramele Veitch-Karnaugh**.



**Minimizarea prin diagramele Veitch-Karnaugh** reprezintă o metodă vizuală simplă de identificare a termenilor care pot fi combinați.

### Tehnica minimizării cu ajutorul diagramelor Veitch-Karnaugh:

- I. Se începe, de obicei, de la funcția exprimată ca sumă de produse.
- II. Se marchează cu 1 căsuțele din diagrama Veitch-Karnaugh care corespund termenilor din expresie; căsuțele rămase pot fi marcate fie cu zerouri pentru a indica faptul că funcția va fi 0 în aceste situații, fie vor rămâne goale.
- III. Se grupează cele mai largi suprafețe valide de 1 formate din căsuțe adiacente (pe orizontală sau verticală); suprafețele pot conține un număr de căsuțe/pătrate egal cu puteri ale lui 2.
- IV. Se consideră a fi căsuțe adiacente inclusiv cele de pe latura opusă (sus/jos sau stânga/dreapta), întrucât ele corespund termenilor care au doar o variabilă diferită.

V. Aceste suprafețe maximale corespund termenilor elementari, iar reprezentarea grafică este ilustrarea teoremei:

$$A \cdot B + A \cdot \bar{B} = A$$

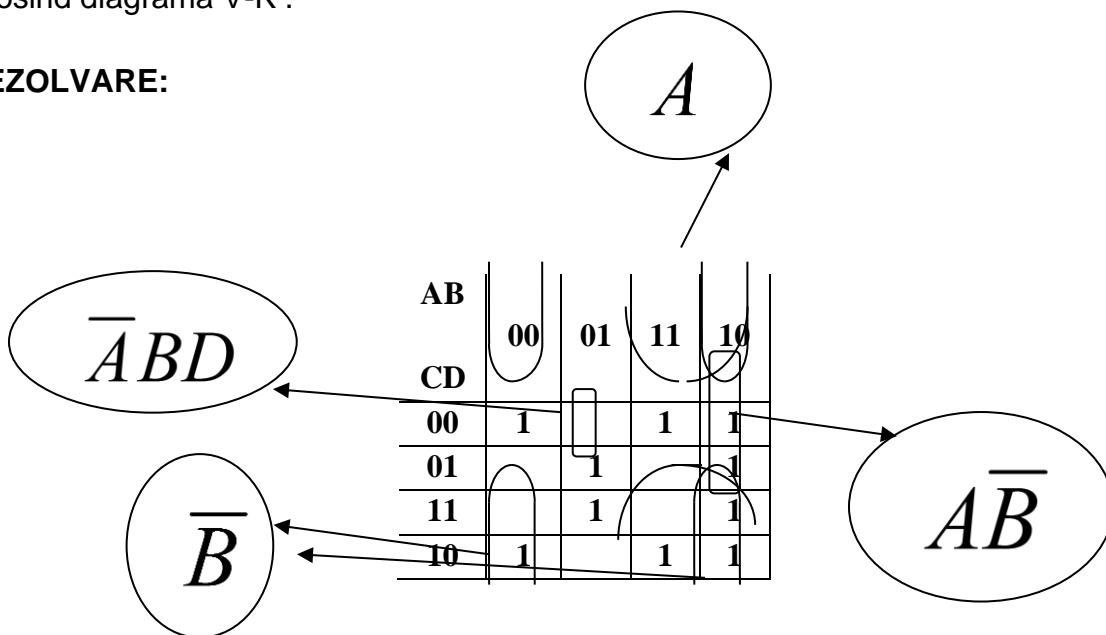
VI. Forma elementară se obține ca o sumă de produse, unind prin operatori **SAU (OR)** termenii elementari rezultați în urma etapei V.

**Exemplu:** Să se minimizeze funcția

$$f = P_0 + P_2 + P_5 + P_7 + P_8 + P_9 + P_{10} + P_{11} + P_{12} + P_{14}$$

folosind diagrama V-K .

**REZOLVARE:**



Din însumarea tuturor termenilor elementari rezultă forma elementară următoare:

$$f = \bar{A}BD + A\bar{B} + A + \bar{B}$$

**f.c.n.d.**

**f.c.n.c.**

## Aplicații

1. Asociază fiecare diagramă V-K formei elementare căreia îi corespunde:

a)

A B	00	01	11	10
C D				
00	0	1	1	1
01	1	1	1	0
11	0	0	1	0
10	0	1	1	0

b)

A B	00	01	11	10
C D				
00	1	0	0	0
01	1	1	1	0
11	1	0	0	0
10	1	0	0	0

c)

A B	00	01	11	10
C D				
00	1	1	1	1
01	1	0	0	1
11	1	0	0	1
10	1	1	1	1

d)

A B	00	01	11	10
C D				
00	0	0	0	0
01	0	1	1	0
11	0	1	1	0
10	0	0	0	0

$$f_1 = AB + \bar{A}B + \bar{A}\bar{C}D + A\bar{C}\bar{D}$$

$$f_2 = \bar{A}\bar{B} + B\bar{C}D$$

$$f_3 = \bar{D} + \bar{A}\bar{B} + A\bar{B}$$

$$f_4 = BD$$

2. Se dă următoarea funcție logică:

$$f = ABC\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + \bar{A}B\bar{C}$$

Să se realizeze tabelul de adevăr corespunzător.

3. Se dă următoarea funcție logică:

$$f = ABC\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + \bar{A}B\bar{C}$$

Poziționați termenii funcției în diagrama V-K.

Minimizati funcția dată.

4. Se dă o funcție logică având următoarea diagramă Veitch-Karnaugh:

	$\bar{A}\bar{B}$	$\bar{A}B$	$AB$	$A\bar{B}$
	00	01	11	10
$\bar{C}$ 0	0	1	1	0
C 1	1	1	0	0

Să se minimizeze funcția logică.

5. Se dă următoarea expresie minimă a unei funcții logice:

$$f = \bar{A}C + B\bar{C} + \bar{A}B$$

Să se prelucreze funcția de mai sus pentru a putea fi implementată doar cu porți logice NAND.